

14.3 Axiomatische Speichermodelle über CAT

- Bisher:
- Speichermodelle sind beliebige Funktionen, die nach beliebigen Kriterien arbeiten können
 - ABER: Übliche Speichermodelle arbeiten nach "simplem" Mustern.

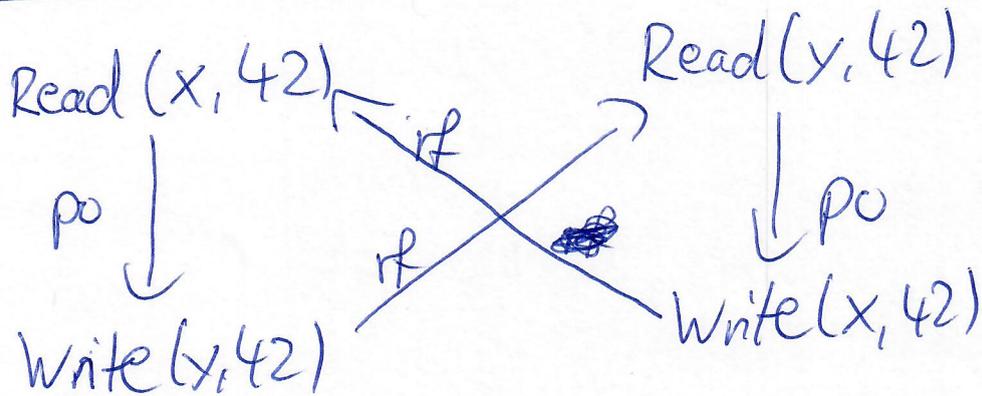
Ziel: Die CAT-Sprache zum Modellieren von axiomatischen Speichermodellen definieren.

- Ausatz:
- "Ungewollte" Executions ~~erlaubt~~ involvieren meist Cycles in den Abhängigkeiten
 - ↳ Speichermodelle sollen solche Cycles verbieten
 - ↳ Acyclicity ist eine graphische Eigenschaft
 - ↳ Wir wollen strukturelle ~~Eigenschaften~~ Einschränkungen formulieren

Bsp (Causal cycle):

$R1 := x;$	$R2 := y$
<u>if</u> $(R1 = 42)$ <u>then</u>	<u>if</u> $(R2 = 42)$ <u>then</u>
$y := 42;$	$x := 42;$
<u>fi</u>	<u>fi</u>

Ungewollte Candidate Execution:



Strukturelle Einschränkung

$acyclic(po \cup rf)$

schließt obige Execution aus.

Constraints solcher Art werden wir in CAT ausdrücken können.

Def (Syntax von CAT):

Die Sprache CAT definiert Relationen (\sim Kanten eines Graphen) und Constraints (z.B. acyclic) auf diesen.

Ein (kleiner) Teil ihrer Syntax ist gegeben durch

$$\text{CAT} ::= a \mid \text{rel} \mid \text{CAT CAT}$$

$$\text{rel} ::= \text{let } \langle \text{name} \rangle := r$$

$$r ::= \text{base} \mid \langle \text{name} \rangle \mid r_1 \cup r_2 \mid r_1 \cap r_2 \mid r_1 \setminus r_2 \mid r_1 \setminus r_2 \mid r_1^{-1} \mid r_1^+ \mid r_1^* \mid S_1 \times S_2 \mid \dots$$

$$\text{base} ::= p_0 \mid \neq \mid \text{loc} \mid \text{ext} \mid \text{id} \mid 0 \mid \dots$$

$$S ::= _ \mid M \mid W \mid R \mid \dots$$

$$a ::= \text{acyclic}(r) \mid \text{irreflexive}(r) \mid \text{empty}(r)$$

Ein Wort in der CAT-Sprache nennen wir CAT-File.

Def (Semantik von CAT): Gegeben eine Candidate Execution $G = (E, p_0, \neq)$ und eine CAT-File C , die relationelle Semantik ist wie folgt definiert:

$$\underline{\llbracket \text{base} \rrbracket(G) \subseteq E \times E :}$$

$$\bullet \llbracket p_0 \rrbracket(G) = p_0, \bullet \llbracket \neq \rrbracket(G) = \neq$$

$$\bullet \llbracket \text{loc} \rrbracket(G) = \{(e_1, e_2) \mid \text{Var}(e_1) = \text{Var}(e_2)\} \text{ \textcircled{G}}$$

$$\bullet \llbracket \text{ext} \rrbracket(G) = \{(e_1, e_2) \mid \text{Thr}(e_1) \neq \text{Thr}(e_2)\}$$

$$\bullet \llbracket \text{id} \rrbracket(G) = \{(e, e) \mid e \in E\}, \bullet \llbracket 0 \rrbracket = \emptyset$$

...

$\llbracket r \rrbracket(G) \subseteq E \times E$:

• $\llbracket r_1 \cup r_2 \rrbracket(G) = \llbracket r_1 \rrbracket(G) \cup \llbracket r_2 \rrbracket(G)$

• Semantik der anderen Operatoren ist wie erwartet

• $\llbracket S_1 \times S_2 \rrbracket(G) = \llbracket S_1 \rrbracket(G) \times \llbracket S_2 \rrbracket(G)$

• $\llbracket \langle \text{name} \rangle \rrbracket(G) = \text{lfp}(X_{\langle \text{name} \rangle} = \llbracket r \rrbracket(G))$,

wobei " $\text{let } \langle \text{name} \rangle := r$ " im CAT steht.

$\llbracket S \rrbracket(G) \subseteq E$:

• $\llbracket - \rrbracket(G) = E$, • $\llbracket M \rrbracket(G) = \text{Memory}(E)$

• $\llbracket R \rrbracket(G) = \text{Read}(E)$, • $\llbracket W \rrbracket(G) = \text{Write}(E)$

$\llbracket a \rrbracket(G) \in \mathcal{B}$:

• $\llbracket \text{acyclic}(r) \rrbracket(G)$ gdw. $\llbracket r \rrbracket(G)$ ist azyklisch

• $\llbracket \text{irreflexive}(r) \rrbracket(G)$ gdw. $\llbracket r \rrbracket(G)$ ist irreflexive

• $\llbracket \text{empty}(r) \rrbracket(G)$ gdw. $\llbracket r \rrbracket(G) = \emptyset$

Vollständiges CAT erlaubt noch (sehr) viele weitere Konstrukte, die wir hier auslassen.

Ein wichtiges Feature benötigen wir noch:

CAT kann weitere Basisrelationen zu einer Candidate Execution hinzufügen

Das wichtigste Beispiel ist die sogenannte Coherence.

- Def: Sei $G = (E, p_0, r_f)$ eine Candidate Execution.
- Eine Coherence $co \subseteq \text{Write}(E) \times \text{Write}(E)$ ist eine partielle Ordnung aller Writes, sodass
- Writes auf dieselbe Variable total durch co geordnet sind
 - Writes auf verschiedene Variablen ungeordnet sind.

Intuitive Idee von co :

- Parallele Threads haben ~~zwei~~ keine Ordnung untereinander und schicken parallel Writes an den Speicher
- Der Speicher empfängt mehrere Writes auf dieselbe Variable, kann diese aber nicht gleichzeitig verarbeiten.
- ↳ Der Speicher erzeugt beim Verarbeiten selber eine Ordnung
- Diese Intuition ist im Fall von Multi-Speichern nicht ganz korrekt, aber selbst dort findet Coherence als Konzept Verwendung

In der Praxis nutzt jedes Speichermodell ^{co} , daher fügen wir sie direkt zu unserer Sprache als Basisrelation hinzu:

$\text{base} ::= \dots \mid co$

Def (MM durch CAT):

Sei C eine CAT File. C definiert ein Speichermodell

$MM_C : CExec \rightarrow \mathcal{B}$ mit

$$MM_C (G=(E, po, rf)) \Leftrightarrow \exists co: \forall a \in C: \llbracket a \rrbracket (G'=(E, po, rf, co))$$

\downarrow Coherence \downarrow Axiom

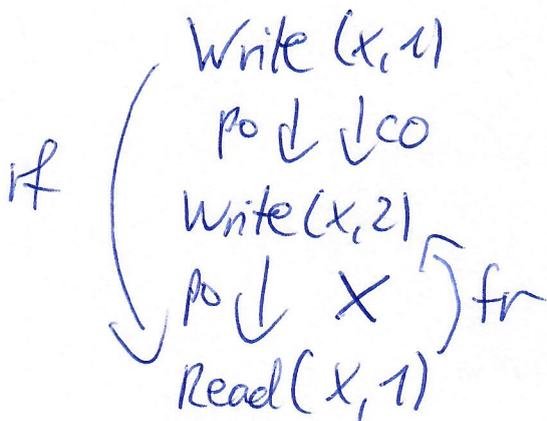
Bsp (SC):

CAT: let $fr := rf^{-1}; co$ // Konfliktrelation
 let $com := rf \cup co \cup fr$
 let $ghb := po \cup com$ // global-happens-before
 acyclic (ghb)

fr = from-read Relation (auch Konfliktrelation).

~~Diese drückt aus,~~

Diese wird benutzt um auszudrücken, dass ein Read keine veralteten Werte liest:



Bem: Wenn ghb acyclic ist, dann kann ghb linearisiert,
d.h. zu einer totalen Ordnung gemacht, werden.

Jede Linearisierung entspricht einem interleaving
der Events, welches alle die selbe Semantik aufweist.

Nun versuchen wir TSO zu modellieren:

(Version 1):

let com-tso := rf \cup co \cup fr
let po-tso := po \setminus (w \times R) // Buffereffekt
let ghb := po \cup com-tso
acyclic (ghb)

Buffereffekt:

(write) $x := 5;$

(Read) $R := y;$

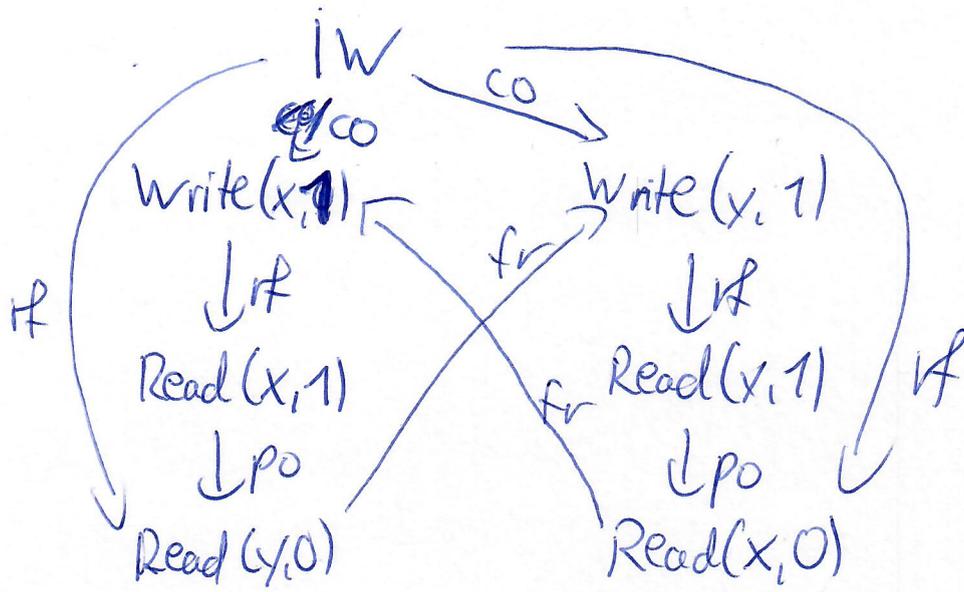
\Rightarrow

Write(x,5) kann im Speicher ankommen,
bevor Read(x,?) passiert.

Durch den Store-Buffer kann Write(x,5)
auch erst nach dem Read im Speicher
landen ∇

Problem: Reads erzeugen immer globale Ordnung, auch
wenn diese early Reads sind (= aus dem Buffer
lesen)

Bsp:



Dies sollte TSO erlauben!

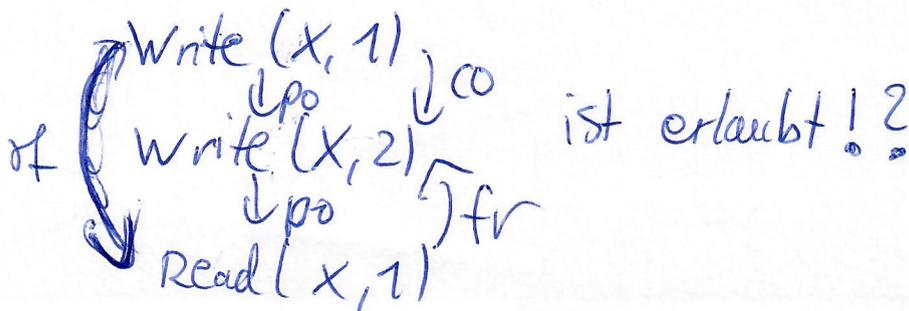
Version 2:

$\text{let com-tso} = (\text{rf next}) \cup \text{co} \cup \text{fr}$
 $\text{let po-tso} = \text{po} \setminus \text{wxR}$
 $\text{let ghb} = \text{po-tso} \cup \text{com-tso}$
 $\text{acydic}(\text{ghb})$

Nur noch Reads von anderen Threads erzeugen Ordnung!

Problem:

Wir haben gar keine Restriktionen auf ~~Reads innerhalb~~ lokalen Reads. Dies erlaubt es aus der Zukunft/Vergangenheit zu lesen!



Version 3

let com-tso := (rf next) \cup co \cup fr

let po-tso := po \setminus (w \times R)

let ghb = po-tso \cup com-tso

acyclic (ghb)

acyclic (po \cup (rf next)) // Keine Zukunftsreads

acyclic (po \cup (fr next)) // Keine Vergangenheitreads

Echte x86 Prozessoren haben einen "mfence" Befehl.

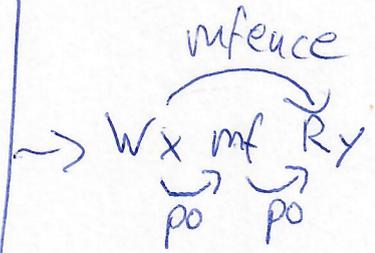
Dieser erzwingt das ~~Leeren~~ des Buffers.

Wir wollen dies auch modellieren können:

- (1) Füge mfence -Befehl zur Syntax hinzu
- (2) Erweitere SOS: mfence erzeugt neues Fence-Event
- (3) Wir erweitern die Abstraktion $G: \text{Exec} \rightarrow \text{CExec}$, sodass die Events E zusätzlich noch Fence-Events enthalten.
- (4) Wir erweitern CAT um die Regel $S ::= \dots | F$, ~~ist~~ mit der Semantik $\llbracket F \rrbracket(G) = \text{Fence}(E)$.

TSO vollständig:

let com-tso = (rf next) \cup co \cup fr
let mfence = (po \cap (\neg xF)); po
let po-tso = po \setminus (WxR) \cup mfence
let ghb = po-tso \cup com-tso
acydic (ghb)
acydic (po \cup (rf nint))
acylic (po \cup (~~ff~~nint))



Zum Abschluss: Auch kompliziertere Speichermodelle wie das C11 Speichermodell lassen sich in CAT ausdrücken:

- C11 hat verschiedene Access modes wie "SC, Release, Acquire, Relaxed und Non-Atomic"
- Um diese zu modellieren, erlaubt man "Tags" an Events.

- Ein Programm erzeugt nun getaggte Events
Write/Read(x, val, tag)

- CAT wird erweitert, um auf getaggte Events zugreifen zu können

↳ In dieser Erweiterung lässt sich ~~CAT~~ das C11 Speichermodell ausdrücken.